

01. 7. 2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 2 4 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 1 1 9 2 8 9
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 1 1 9 2 8 9]

REC'D 22 JUL 2004

WIPO PCT

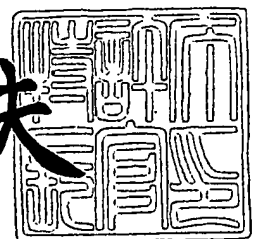
出 願 人 T D K 株 式 有 限 公 司
Applicant(s):

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 4 年 4 月 2 6 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願
【整理番号】 TD99P04703
【あて先】 特許庁長官殿
【国際特許分類】 H04B 03/54

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目13番1号 ティーディーケ
イ株式会社内

【氏名】 和崎 賢

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目13番1号 ティーディーケ
イ株式会社内

【氏名】 斎藤 義広

【特許出願人】

【識別番号】 000003067

【氏名又は名称】 ティーディーケイ株式会社

【代理人】

【識別番号】 100107559

【弁理士】

【氏名又は名称】 星宮 勝美

【手数料の表示】

【予納台帳番号】 064839

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ノーマルモードノイズ抑制回路

【特許請求の範囲】

【請求項 1】 第 1 および第 2 の導電線によって伝送され、これらの導電線の間で電位差を生じさせるノーマルモードノイズを抑制するノーマルモードノイズ抑制回路であって、

ノーマルモードノイズを抑制する少なくとも 1 つのノイズ抑制部と、

一端が第 1 の導電線に接続され、他端が第 2 の導電線に接続された少なくとも 1 つのノイズ抑制用キャパシタとを備え、

前記ノイズ抑制部は、互いに異なる位置において第 1 の導電線に接続され、それぞれノーマルモードノイズに対応する信号の検出またはノーマルモードノイズを抑制するための注入信号の注入を行う第 1 および第 2 の検出・注入部と、前記第 1 および第 2 の検出・注入部を、第 1 および第 2 の導電線とは異なる経路で接続し、前記注入信号を伝送する注入信号伝送路とを有し、

前記第 1 の検出・注入部がノーマルモードノイズに対応する信号の検出を行うときは、この検出された信号に基づいて生成される前記注入信号を前記第 2 の検出・注入部が第 1 の導電線に注入し、

前記第 2 の検出・注入部がノーマルモードノイズに対応する信号の検出を行うときは、この検出された信号に基づいて生成される前記注入信号を前記第 1 の検出・注入部が第 1 の導電線に注入することを特徴とするノーマルモードノイズ抑制回路。

【請求項 2】 1 つの前記ノイズ抑制部と、互いに異なる位置に配置された 2 つの前記ノイズ抑制用キャパシタとを備え、前記ノイズ抑制部は、2 つの前記ノイズ抑制用キャパシタの間の位置に配置されていることを特徴とする請求項 1 記載のノーマルモードノイズ抑制回路。

【請求項 3】 互いに異なる位置に配置された 2 つの前記ノイズ抑制部と、1 つの前記ノイズ抑制用キャパシタとを備え、前記ノイズ抑制用キャパシタは、2 つの前記ノイズ抑制部の間の位置に配置されていることを特徴とする請求項 1 記載のノーマルモードノイズ抑制回路。

【請求項 4】 互いに異なる位置に配置された 2 つの前記ノイズ抑制部と、互いに異なる位置に配置された 2 つの前記ノイズ抑制用キャパシタとを備え、前記ノイズ抑制部と前記ノイズ抑制用キャパシタは交互に配置されていることを特徴とする請求項 1 記載のノーマルモードノイズ抑制回路。

【請求項 5】 前記第 1 の検出・注入部は、所定の第 1 の位置において前記第 1 の導電線に挿入された第 1 のインダクタンス素子と、前記第 1 のインダクタンス素子に結合された第 2 のインダクタンス素子とを有し、

前記注入信号伝送路は、前記注入信号を通過させる検出・注入用キャパシタを含み、前記注入信号伝送路の一端は前記第 1 の位置とは異なる第 2 の位置において前記第 1 の導電線に接続され、前記注入信号伝送路の他端は前記第 2 の導電線に接続され、前記注入信号伝送路の途中に前記第 2 のインダクタンス素子が挿入され、前記注入信号伝送路と第 1 の導電線との接続点が前記第 2 の検出・注入部を形成することを特徴とする請求項 1 ないし 4 のいずれかに記載のノーマルモードノイズ抑制回路。

【請求項 6】 前記ノイズ抑制部は、更に、前記第 1 の導電線において、前記第 1 の検出・注入部と第 2 の検出・注入部との間に設けられ、前記ノーマルモードノイズの波高値を低減する波高値低減部を有することを特徴とする請求項 5 記載のノーマルモードノイズ抑制回路。

【請求項 7】 前記第 1 の検出・注入部は、所定の第 1 の位置において前記第 1 の導電線に挿入された第 1 のインダクタンス素子と、前記第 1 のインダクタンス素子に結合された第 2 のインダクタンス素子と、前記第 1 の位置に対応する位置において前記第 2 の導電線に挿入された第 3 のインダクタンス素子と、前記第 3 のインダクタンス素子に結合された第 4 のインダクタンス素子とを有し、

前記注入信号伝送路は、前記注入信号を通過させる検出・注入用キャパシタを含み、前記注入信号伝送路の一端は前記第 1 の位置とは異なる第 2 の位置において前記第 1 の導電線に接続され、前記注入信号伝送路の他端は前記第 2 の位置に対応する位置において前記第 2 の導電線に接続され、前記注入信号伝送路の途中に前記第 2 のインダクタンス素子と第 4 のインダクタンス素子が直列に挿入され、前記注入信号伝送路と第 1 の導電線との接続点、および前記注入信号伝送路と

第2の導電線との接続点が前記第2の検出・注入部を形成することを特徴とする請求項1ないし4のいずれかに記載のノーマルモードノイズ抑制回路。

【請求項8】 前記ノイズ抑制部は、更に、前記第1の導電線および第2の導電線において、前記第1の検出・注入部と第2の検出・注入部との間に設けられ、前記ノーマルモードノイズの波高値を低減する波高値低減部を有することを特徴とする請求項7記載のノーマルモードノイズ抑制回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、導電線によって伝送されるノーマルモードノイズを抑制するノーマルモードノイズ抑制回路に関する。

【0002】

【従来の技術】

スイッチング電源、インバータ、照明機器の点灯回路等のパワーエレクトロニクス機器は、電力の変換を行う電力変換回路を有している。電力変換回路は、直流を矩形波の交流に変換するスイッチング回路を有している。そのため、電力変換回路は、スイッチング回路のスイッチング周波数と等しい周波数のリップル電圧や、スイッチング回路のスイッチング動作に伴うノイズを発生させる。このリップル電圧やノイズは他の機器に悪影響を与える。そのため、電力変換回路と他の機器あるいは線路との間には、リップル電圧やノイズを低減する手段を設ける必要がある。

【0003】

リップル電圧やノイズを低減する手段としては、インダクタンス素子（インダクタ）とキャパシタとを含むフィルタ、いわゆるLCフィルタがよく用いられている。LCフィルタには、インダクタンス素子とキャパシタとを1つずつ有するものの他に、T型フィルタや π 型フィルタ等がある。また、電磁妨害（EMI）対策用の一般的なノイズフィルタも、LCフィルタの一種である。一般的なEMIフィルタは、コモンモードチョークコイル、ノーマルモードチョークコイル、Xキャパシタ、Yキャパシタ等のディスクリート素子を組み合わせて構成されて

いる。

【0004】

また、最近、家庭内における通信ネットワークを構築する際に用いられる通信技術として電力線通信が有望視され、その開発が進められている。電力線通信は、電力線に高周波信号を重畳して通信を行う。この電力線通信では、電力線に接続された種々の電気・電子機器の動作によって、電力線上にノイズが発生し、このことが、エラーレートの増加等の通信品質の低下を招く。そのため、電力線上のノイズを低減する手段が必要になる。また、電力線通信では、屋内電力線上の通信信号が屋外電力線に漏洩することを阻止する必要がある。このような電力線上のノイズを低減したり、屋内電力線上の通信信号が屋外電力線に漏洩することを阻止する手段としても、LCフィルタが用いられている。

【0005】

なお、2本の導電線を伝搬するノイズには、2本の導電線の間で電位差を生じさせるノーマルモードノイズと、2本の導電線を同じ位相で伝搬するコモンモードノイズとがある。

【0006】

特許文献1には、変圧器を用いたラインフィルタが記載されている。このラインフィルタは、変圧器とフィルタ回路とを備えている。変圧器の2次巻線は、交流電源から負荷に供給する電力を輸送する2本の導電線のうちの一方に挿入されている。フィルタ回路の2つの入力端は交流電源の両端に接続され、フィルタ回路の2つの出力端は変圧器の1次巻線の両端に接続されている。このラインフィルタでは、フィルタ回路によって電源電圧からノイズ成分を抽出し、このノイズ成分を変圧器の1次巻線に供給することによって、変圧器の2次巻線が挿入された導電線上において電源電圧からノイズ成分を差し引くようになっている。このラインフィルタは、ノーマルモードのノイズを低減する。

【0007】

【特許文献1】

特開平9-102723号公報

【0008】

【発明が解決しようとする課題】

従来の LC フィルタでは、インダクタンスおよびキャパシタンスで決まる固有の共振周波数を有するため、所望の減衰量を狭い周波数範囲でしか得ることができないという問題点があった。

【0 0 0 9】

また、電力輸送用の導電線に挿入されるフィルタには、電力輸送用の電流が流れている状態で所望の特性が得られることと、温度上昇に対する対策が要求される。そのため、通常、電力変換回路用のフィルタにおけるインダクタンス素子では、磁芯として、ギャップ付きのフェライト磁芯が用いられる。しかしながら、このようなインダクタンス素子では、その特性が、空芯のインダクタンス素子の特性に近づくため、所望の特性を実現するためにはインダクタンス素子が大型化するという問題点があった。

【0 0 1 0】

また、特許文献 1 に記載されたラインフィルタでは、フィルタ回路のインピーダンスが 0 であると共に変圧器の結合係数が 1 であれば、理論的には、ノイズ成分を完全に除去することができる。しかしながら、実際には、フィルタ回路のインピーダンスは、0 になることはなく、更に、周波数に応じて変化する。特に、キャパシタによってフィルタ回路を構成した場合には、このキャパシタと変圧器の 1 次巻線とによって直列共振回路が構成される。そのため、このキャパシタと変圧器の 1 次巻線とを含む信号の経路のインピーダンスは、直列共振回路の共振周波数近傍の狭い周波数範囲でのみ小さくなる。その結果、このラインフィルタでは、狭い周波数範囲でしかノイズ成分を除去することができない。また、変圧器の結合係数は、実際には 1 よりも小さくなる。従って、変圧器の 1 次巻線に供給されたノイズ成分が、完全に電源電圧から差し引かれるわけではない。これらのことから、実際に構成されたラインフィルタでは、広い周波数範囲においてノイズ成分を効果的に除去することができないという問題点がある。

【0 0 1 1】

また、電力線通信のように、電力線に $100 \text{ dB } \mu\text{V}$ 前後のノーマルモード信号を重畳して通信を行う場合、ノーマルモード信号が通信機器以外の電子機器に

影響を与えることを防止するためには、高い減衰率を有するフィルタ回路の設置が不可欠である。

【0012】

また、高調波対策回路を含む電源回路や、モータ駆動回路を含むインバータ制御機器や、位相制御を行う照明機器等が電力線に接続される場合には、スイッチング回路が直接、電力線に接続されるため、電力線において大きなノーマルモードノイズが発生する。従って、このような場合にも、高い減衰率を有するフィルタ回路の設置が不可欠である。

【0013】

本発明はかかる問題点に鑑みてなされたもので、その目的は、広い周波数範囲において高いノーマルモードノイズの減衰特性を有するノーマルモードノイズ抑制回路を提供することにある。

【0014】

【課題を解決するための手段】

本発明のノーマルモードノイズ抑制回路は、第1および第2の導電線によって伝送され、これらの導電線の間で電位差を生じさせるノーマルモードノイズを抑制する回路であって、ノーマルモードノイズを抑制する少なくとも1つのノイズ抑制部と、一端が第1の導電線に接続され、他端が第2の導電線に接続された少なくとも1つのノイズ抑制用キャパシタとを備えている。

【0015】

ノイズ抑制部は、互いに異なる位置において第1の導電線に接続され、それぞれノーマルモードノイズに対応する信号の検出またはノーマルモードノイズを抑制するための注入信号の注入を行う第1および第2の検出・注入部と、第1および第2の検出・注入部を、第1および第2の導電線とは異なる経路で接続し、注入信号を伝送する注入信号伝送路とを有している。

【0016】

本発明のノーマルモードノイズ抑制回路において、第1の検出・注入部がノーマルモードノイズに対応する信号の検出を行うときは、この検出された信号に基づいて生成される注入信号を第2の検出・注入部が第1の導電線に注入する。ま

た、第2の検出・注入部がノーマルモードノイズに対応する信号の検出を行うときは、この検出された信号に基づいて生成される注入信号を第1の検出・注入部が第1の導電線に注入する。

【0017】

本発明のノーマルモードノイズ抑制回路は、1つのノイズ抑制部と、互いに異なる位置に配置された2つのノイズ抑制用キャパシタとを備え、ノイズ抑制部は、2つのノイズ抑制用キャパシタの間の位置に配置されていてもよい。

【0018】

また、本発明のノーマルモードノイズ抑制回路は、互いに異なる位置に配置された2つのノイズ抑制部と、1つのノイズ抑制用キャパシタとを備え、ノイズ抑制用キャパシタは、2つのノイズ抑制部の間の位置に配置されていてもよい。

【0019】

また、本発明のノーマルモードノイズ抑制回路は、互いに異なる位置に配置された2つのノイズ抑制部と、互いに異なる位置に配置された2つのノイズ抑制用キャパシタとを備え、ノイズ抑制部とノイズ抑制用キャパシタは交互に配置されていてもよい。

【0020】

また、本発明のノーマルモードノイズ抑制回路において、第1の検出・注入部は、所定の第1の位置において第1の導電線に挿入された第1のインダクタンス素子と、第1のインダクタンス素子に結合された第2のインダクタンス素子とを有していてもよい。また、注入信号伝送路は、注入信号を通過させる検出・注入用キャパシタを含み、注入信号伝送路の一端は第1の位置とは異なる第2の位置において第1の導電線に接続され、注入信号伝送路の他端は第2の導電線に接続され、注入信号伝送路の途中に第2のインダクタンス素子が挿入され、注入信号伝送路と第1の導電線との接続点が第2の検出・注入部を形成してもよい。この場合、ノイズ抑制部は、更に、第1の導電線において、第1の検出・注入部と第2の検出・注入部との間に設けられ、ノーマルモードノイズの波高値を低減する波高値低減部を有していてもよい。

【0021】

また、本発明のノーマルモードノイズ抑制回路において、第1の検出・注入部は、所定の第1の位置において第1の導電線に挿入された第1のインダクタンス素子と、第1のインダクタンス素子に結合された第2のインダクタンス素子と、第1の位置に対応する位置において第2の導電線に挿入された第3のインダクタンス素子と、第3のインダクタンス素子に結合された第4のインダクタンス素子とを有していてもよい。また、注入信号伝送路は、注入信号を通過させる検出・注入用キャパシタを含み、注入信号伝送路の一端は第1の位置とは異なる第2の位置において第1の導電線に接続され、注入信号伝送路の他端は第2の位置に対応する位置において第2の導電線に接続され、注入信号伝送路の途中に第2のインダクタンス素子と第4のインダクタンス素子が直列に挿入され、注入信号伝送路と第1の導電線との接続点、および注入信号伝送路と第2の導電線との接続点が第2の検出・注入部を形成してもよい。この場合、ノイズ抑制部は、更に、第1の導電線および第2の導電線において、第1の検出・注入部と第2の検出・注入部との間に設けられ、ノーマルモードノイズの波高値を低減する波高値低減部を有していてもよい。

【0022】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。始めに、本発明の一実施の形態で使用するノイズ抑制技術について説明する。本実施の形態では、相殺型ノイズ抑制回路を使用する。図5を参照して、この相殺型ノイズ抑制回路の基本構成と作用について説明する。

【0023】

図5に示したように、相殺型ノイズ抑制回路は、互いに異なる位置において導電線101に接続された2つの検出・注入部102、103と、2つの検出・注入部102、103を、導電線101とは異なる経路で接続する注入信号伝送路104と、導電線101において、検出・注入部102、103の間に設けられた波高値低減部105とを備えている。

【0024】

検出・注入部102、103は、それぞれ、ノイズに対応する信号の検出また

はノイズを抑制するための注入信号の注入を行う。注入信号伝送路104は、注入信号を伝送する。波高値低減部105は、ノイズの波高値を低減する。検出・注入部102は、例えばインダクタンス素子を含んでいる。注入信号伝送路104は、例えば、キャパシタからなるハイパスフィルタを含んでいる。また、波高値低減部105はインピーダンス素子、例えばインダクタンス素子を含んでいる。

【0025】

図5に示した相殺型ノイズ抑制回路において、ノイズの発生源が、位置Aと位置Bの間の位置を除いて、位置Aよりも位置Bに近い位置にある場合には、検出・注入部103は、位置Bにおいて導電線101上のノイズに対応する信号を検出すると共に、この信号に基づいて、導電線101上のノイズを抑制するために導電線101に注入される注入信号を生成する。この注入信号は、注入信号伝送路104を経由して、検出・注入部102に送られる。検出・注入部102は、導電線101上のノイズに対して逆相になるように注入信号を導電線101に注入する。これにより、導電線101上のノイズが注入信号によって相殺され、導電線101において位置Aからノイズの進行方向の先でノイズが抑制される。なお、本出願において、ノイズとは不必要な信号も含んでいる。

【0026】

また、図5に示した相殺型ノイズ抑制回路において、ノイズの発生源が、位置Aと位置Bの間の位置を除いて、位置Bよりも位置Aに近い位置にある場合には、検出・注入部102は、位置Aにおいて導電線101上のノイズに対応する信号を検出すると共に、この信号に基づいて、導電線101上のノイズを抑制するために導電線101に注入される注入信号を生成する。この注入信号は、注入信号伝送路104を経由して、検出・注入部103に送られる。検出・注入部103は、導電線101上のノイズに対して逆相になるように注入信号を導電線101に注入する。これにより、導電線101上のノイズが注入信号によって相殺され、導電線101において位置Bからノイズの進行方向の先でノイズが抑制される。

【0027】

また、波高値低減部 1 0 5 は、位置 A と位置 B との間において、導電線 1 0 1 を通過するノイズの波高値を低減する。これにより、導電線 1 0 1 を経由して伝搬するノイズの波高値と、注入信号伝送路 1 0 4 を経由して導電線 1 0 1 に注入される注入信号の波高値との差が低減される。

【0 0 2 8】

相殺型ノイズ抑制回路によれば、広い周波数範囲においてノイズを効果的に抑制することが可能になる。

【0 0 2 9】

なお、相殺型ノイズ抑制回路は、波高値低減部 1 0 5 を除いて構成することも可能である。しかし、相殺型ノイズ抑制回路では、波高値低減部 1 0 5 を有しない場合に比べて、波高値低減部 1 0 5 を有する方が、より広い周波数範囲においてノイズを抑制することが可能になる。

【0 0 3 0】

次に、図 6 ないし図 1 3 を参照して、ノーマルモードノイズを抑制するための相殺型ノイズ抑制回路の具体的な構成の第 1 ないし第 8 の例について説明する。始めに、図 6、図 7 を参照して、相殺型ノイズ抑制回路の具体的な構成の第 1 および第 2 の例について説明する。

【0 0 3 1】

図 6 に示した第 1 の例の相殺型ノイズ抑制回路は、一対の端子 1 1 1 a, 1 1 1 b と、他の一対の端子 1 1 2 a, 1 1 2 b と、端子 1 1 1 a, 1 1 2 a 間を接続する導電線 1 1 3 と、端子 1 1 1 b, 1 1 2 b 間を接続する導電線 1 1 4 とを備えている。相殺型ノイズ抑制回路は、更に、所定の第 1 の位置 P 1 a において導電線 1 1 3 に挿入された巻線 1 1 5 a と、磁芯 1 1 5 c と、磁芯 1 1 5 c を介して巻線 1 1 5 a に結合された巻線 1 1 5 b と、注入信号伝送路 1 1 9 とを備えている。注入信号伝送路 1 1 9 の一端は、第 1 の位置 P 1 a とは異なる位置、具体的には、巻線 1 1 5 a と端子 1 1 1 a との間の第 2 の位置 P 2 a において導電線 1 1 3 に接続されている。注入信号伝送路 1 1 9 の他端は導電線 1 1 4 に接続されている。巻線 1 1 5 b は、注入信号伝送路 1 1 9 の途中に挿入されている。また、注入信号伝送路 1 1 9 の途中にはキャパシタ 1 1 6 が設けられている。キ

キャパシタ 116 は、注入信号伝送路 119 と導電線 113 との接続点と、巻線 115b との間に配置されている。

【0032】

図 6 に示した相殺型ノイズ抑制回路において、巻線 115a, 115b および磁芯 115c は、図 5 における検出・注入部 102 に対応する。また、巻線 115a は本発明における第 1 のインダクタンス素子に対応し、巻線 115b は本発明における第 2 のインダクタンス素子に対応する。また、注入信号伝送路 119 と導電線 113 との接続点は、図 5 における検出・注入部 103 を形成する。また、注入信号伝送路 119 は、図 5 における注入信号伝送路 104 に対応する。また、キャパシタ 116 は、本発明における検出・注入用キャパシタに対応する。なお、図 6 に示した相殺型ノイズ抑制回路は、図 5 における波高値低減部 105 を有していない。

【0033】

ここで、図 6 に示した相殺型ノイズ抑制回路の作用について説明する。ノーマルモードノイズが端子 111a, 111b に入力された場合には、キャパシタ 116 によって、第 2 の位置 P2a におけるノーマルモードノイズに対応した信号が検出され、更に、この信号に基づいて、キャパシタ 116 によって、ノーマルモードノイズに対して逆相となる注入信号が生成される。この注入信号は、注入信号伝送路 119 を経由して、巻線 115b に供給される。巻線 115b は、巻線 115a を介して、注入信号を導電線 113 に注入する。これにより、導電線 113 において、第 1 の位置 P1a からノーマルモードノイズの進行方向の先でノーマルモードノイズが抑制される。

【0034】

また、ノーマルモードノイズが端子 112a, 112b に入力された場合には、巻線 115a を介して、巻線 115b によって、第 1 の位置 P1a におけるノーマルモードノイズに対応した信号が検出され、更に、この信号に基づいて注入信号が生成される。この注入信号は、キャパシタ 116 を経て、ノーマルモードノイズに対して逆相になるように導電線 113 に注入される。これにより、導電線 113 において、第 2 の位置 P2a からノーマルモードノイズの進行方向の先

でノーマルモードノイズが抑制される。このように、図6に示した相殺型ノイズ抑制回路のノイズ抑制効果は、ノイズの進行方向によって変わることはない。

【0035】

図7に示した第2の例の相殺型ノイズ抑制回路は、図6に示した相殺型ノイズ抑制回路におけるキャパシタ116の代わりにキャパシタ117を備えている。キャパシタ117は、注入信号伝送路119と導電線114との接続点と、巻線115bとの間において、注入信号伝送路119に挿入されている。図7に示した相殺型ノイズ抑制回路の作用、効果は、図6に示した相殺型ノイズ抑制回路と同様である。このように、図6、図7に示した第1および第2の例の相殺型ノイズ抑制回路は、機能的には等価である。

【0036】

次に、図8、図9を参照して、相殺型ノイズ抑制回路の具体的な構成の第3および第4の例について説明する。

【0037】

図8に示した第3の例の相殺型ノイズ抑制回路は、図6に示した第1の例の相殺型ノイズ抑制回路にインダクタンス素子118を加えた構成になっている。インダクタンス素子118は、第1の位置P1aと第2の位置P2aとの間において、導電線113に挿入されている。インダクタンス素子118は、図5における波高値低減部105に対応する。

【0038】

図8に示した相殺型ノイズ抑制回路では、インダクタンス素子118によって、第1の位置P1aと第2の位置P2aとの間において、導電線113を通過するノーマルモードノイズの波高値が低減される。これにより、導電線113を経由して伝搬するノーマルモードノイズの波高値と、注入信号伝送路119を経由して導電線113に注入される注入信号の波高値との差が低減される。図8に示した相殺型ノイズ抑制回路のその他の作用、効果は、図6に示した相殺型ノイズ抑制回路と同様である。

【0039】

図9に示した第4の例の相殺型ノイズ抑制回路は、図8に示した相殺型ノイズ

抑制回路におけるキャパシタ 116 の代わりにキャパシタ 117 を備えている。キャパシタ 117 は、注入信号伝送路 119 と導電線 114 との接続点と、巻線 115 b との間において、注入信号伝送路 119 に挿入されている。図 9 に示した相殺型ノイズ抑制回路の作用、効果は、図 8 に示した相殺型ノイズ抑制回路と同様である。このように、図 8、図 9 に示した第 3 および第 4 の例の相殺型ノイズ抑制回路は、機能的には等価である。

【0040】

次に、図 10、図 11 を参照して、相殺型ノイズ抑制回路の具体的な構成の第 5 および第 6 の例について説明する。

【0041】

図 10 に示した第 5 の例の相殺型ノイズ抑制回路は、図 6 に示した第 1 の例の相殺型ノイズ抑制回路に、巻線 121 a、121 b および磁芯 121 c を加えた構成になっている。第 5 の例において、巻線 121 a は、第 1 の位置 P1 a に対応する位置 P1 b において、導電線 114 に挿入されている。巻線 121 b は、磁芯 121 c を介して巻線 121 a に結合されている。第 5 の例において、注入信号伝送路 119 の一端は第 2 の位置 P2 a において導電線 113 に接続されている。注入信号伝送路 119 の他端は、第 2 の位置 P2 a に対応する位置 P2 b において導電線 114 に接続されている。注入信号伝送路 119 の途中には、巻線 115 b と巻線 121 b が直列に挿入されている。キャパシタ 116 は、注入信号伝送路 119 と導電線 113 との接続点と、巻線 115 b との間において、注入信号伝送路 119 に挿入されている。なお、磁芯 115 c と磁芯 121 c は、同一の磁芯であってもよい。

【0042】

図 10 に示した相殺型ノイズ抑制回路において、巻線 115 a、115 b、磁芯 115 c、および巻線 121 a、121 b、磁芯 121 c は、図 5 における検出・注入部 102 に対応する。また、巻線 115 a は本発明における第 1 のインダクタンス素子に対応し、巻線 115 b は本発明における第 2 のインダクタンス素子に対応し、巻線 121 a は本発明における第 3 のインダクタンス素子に対応し、巻線 121 b は本発明における第 4 のインダクタンス素子に対応する。また

、注入信号伝送路119と導電線113との接続点、および注入信号伝送路119と導電線114との接続点は、図5における検出・注入部103を形成する。また、注入信号伝送路119は、図5における注入信号伝送路104に対応する。また、キャパシタ116は、本発明における検出・注入用キャパシタに対応する。なお、図10に示した相殺型ノイズ抑制回路は、図5における波高値低減部105を有していない。

【0043】

次に、図10に示した相殺型ノイズ抑制回路の作用について説明する。ノーマルモードノイズが端子111a, 111bに入力された場合には、キャパシタ116によって、位置P2a, P2bにおけるノーマルモードノイズに対応した信号が検出され、更に、この信号に基づいて、キャパシタ116によって、ノーマルモードノイズに対して逆相となる注入信号が生成される。この注入信号は、注入信号伝送路119を経由して、巻線115b, 121bに供給される。巻線115b, 121bは、それぞれ、巻線115a, 121aを介して、注入信号を導電線113, 114に注入する。なお、導電線113に注入される注入信号は導電線113を伝搬するノーマルモードノイズに対して逆相となり、導電線114に注入される注入信号は導電線114を伝搬するノーマルモードノイズに対して逆相となる。これにより、導電線113, 114において、位置P1a, P1bからノーマルモードノイズの進行方向の先でノーマルモードノイズが抑制される。

【0044】

また、ノーマルモードノイズが端子112a, 112bに入力された場合には、巻線115a, 121aを介して、巻線115b, 121bによって、位置P1a, P1bにおけるノーマルモードノイズに対応した信号が検出され、更に、この信号に基づいて注入信号が生成される。この注入信号は、ノーマルモードノイズに対して逆相になるように導電線113, 114に注入される。これにより、導電線113, 114において、位置P2a, P2bからノーマルモードノイズの進行方向の先でノーマルモードノイズが抑制される。このように、図10に示した相殺型ノイズ抑制回路のノイズ抑制効果は、ノイズの進行方向によって変

わることはない。

【0045】

また、図10に示した相殺型ノイズ抑制回路は、導電線113、114のインピーダンス特性が平衡になるように構成されている。そのため、この相殺型ノイズ抑制回路によれば、導電線113、114からの放射電界強度の増加を抑制して、放射ノイズの発生を抑制することができる。

【0046】

図11に示した第6の例の相殺型ノイズ抑制回路は、図10に示した相殺型ノイズ抑制回路におけるキャパシタ116の代わりにキャパシタ117を備えている。キャパシタ117は、巻線115bと巻線121bとの間において、注入信号伝送路119に挿入されている。図11に示した相殺型ノイズ抑制回路の作用、効果は、図10に示した相殺型ノイズ抑制回路と同様である。このように、図10、図11に示した第5および第6の例の相殺型ノイズ抑制回路は、機能的には等価である。

【0047】

次に、図12、図13を参照して、相殺型ノイズ抑制回路の具体的な構成の第7および第8の例について説明する。

【0048】

図12に示した第7の例の相殺型ノイズ抑制回路は、図10に示した第5の例の相殺型ノイズ抑制回路にインダクタンス素子118、123を加えた構成になっている。インダクタンス素子118は、第1の位置P1aと第2の位置P2aとの間において、導電線113に挿入されている。インダクタンス素子123は、位置P1bと位置P2bとの間において、導電線114に挿入されている。インダクタンス素子118、123は、図5における波高値低減部105に対応する。

【0049】

図12に示した相殺型ノイズ抑制回路では、インダクタンス素子118によって、位置P1aと位置P2aとの間において、導電線113を通過するノーマルモードノイズの波高値が低減される。同様に、インダクタンス素子123によっ

て、位置 P 1 b と位置 P 2 b との間において、導電線 1 1 4 を通過するノーマルモードノイズの波高値が低減される。これにより、導電線 1 1 3, 1 1 4 を経由して伝搬するノーマルモードノイズの波高値と、注入信号伝送路 1 1 9 を経由して導電線 1 1 3, 1 1 4 に注入される注入信号の波高値との差が低減される。図 1 2 に示した相殺型ノイズ抑制回路のその他の作用、効果は、図 1 0 に示した相殺型ノイズ抑制回路と同様である。

【0050】

図 1 3 に示した第 8 の例の相殺型ノイズ抑制回路は、図 1 2 に示した相殺型ノイズ抑制回路におけるキャパシタ 1 1 6 の代わりにキャパシタ 1 1 7 を備えている。キャパシタ 1 1 7 は、巻線 1 1 5 b と巻線 1 2 2 b との間において、注入信号伝送路 1 1 9 に挿入されている。図 1 3 に示した相殺型ノイズ抑制回路の作用、効果は、図 1 2 に示した相殺型ノイズ抑制回路と同様である。このように、図 1 2、図 1 3 に示した第 7 および第 8 の例の相殺型ノイズ抑制回路は、機能的には等価である。

【0051】

次に、図 1 ないし図 4 を参照して、本実施の形態に係るノーマルモードノイズ抑制回路（以下、単にノイズ抑制回路と記す。）について説明する。本実施の形態に係るノイズ抑制回路は、2 つの導電線によって伝送され、これらの導電線の間で電位差を生じさせるノーマルモードノイズを抑制する回路である。本実施の形態に係るノイズ抑制回路は、少なくとも 1 つの相殺型ノイズ抑制回路と少なくとも 1 つのキャパシタとを用いて構成されている。以下、本実施の形態に係るノイズ抑制回路の構成の第 1 ないし第 4 の例について説明する。

【0052】

図 1 は、本実施の形態に係るノイズ抑制回路の構成の第 1 の例を示す回路図である。図 1 に示したノイズ抑制回路は、一对の端子 1 a, 1 b と、他の一对の端子 2 a, 2 b と、端子 1 a, 2 a 間を接続する第 1 の導電線 3 と、端子 1 b, 2 b 間を接続する第 2 の導電線 4 とを備えている。

【0053】

ノイズ抑制回路は、更に、ノーマルモードノイズを抑制するノイズ抑制部 1 0

と、このノイズ抑制部10よりも端子2a, 2bに近い位置において、一端が導電線3に接続され、他端が導電線4に接続されたキャパシタ31とを備えている。なお、キャパシタ31は、ノイズ抑制部10よりも端子1a, 1bに近い位置に配置してもよい。キャパシタ31は、本発明におけるノイズ抑制用キャパシタに対応する。

【0054】

ノイズ抑制部10は、ノーマルモードノイズを抑制する相殺型ノイズ抑制回路になっている。ノイズ抑制部10の構成は、図6ないし図13に示した相殺型ノイズ抑制回路のいずれでもよい。図1には、ノイズ抑制部10の構成が、図8に示した相殺型ノイズ抑制回路の構成になっている例を示している。

【0055】

すなわち、図1に示したノイズ抑制回路では、ノイズ抑制部10は、導電線3に挿入された巻線15aと、磁芯15cと、磁芯15cを介して巻線15aに結合された巻線15bと、注入信号伝送路19と、キャパシタ16と、インダクタンス素子18とを備えている。巻線15a, 15b、磁芯15c、注入信号伝送路19、キャパシタ16およびインダクタンス素子18は、それぞれ、図8における巻線115a, 115b、磁芯115c、注入信号伝送路119、キャパシタ116およびインダクタンス素子118に対応している。

【0056】

図2は、本実施の形態に係るノイズ抑制回路の構成の第2の例を示す回路図である。図2に示したノイズ抑制回路は、ノイズ抑制部10と、キャパシタ32と、キャパシタ33とを備えている。キャパシタ32は、ノイズ抑制部10よりも端子1a, 1bに近い位置において、一端が導電線3に接続され、他端が導電線4に接続されている。キャパシタ33は、ノイズ抑制部10よりも端子2a, 2bに近い位置において、一端が導電線3に接続され、他端が導電線4に接続されている。ノイズ抑制部10は、キャパシタ32, 33の間の位置に設けられている。ノイズ抑制部10の構成は、図6ないし図13に示した相殺型ノイズ抑制回路のいずれでもよい。図2には、ノイズ抑制部10の構成が、図1に示したノイズ抑制回路と同様に、図8に示した相殺型ノイズ抑制回路の構成になっている例

を示している。

【0057】

図2に示したノイズ抑制回路では、1つのノイズ抑制部10と2つのキャパシタ32, 33とで π 型フィルタ回路が構成されている。

【0058】

図3は、本実施の形態に係るノイズ抑制回路の構成の第3の例を示す回路図である。図3に示したノイズ抑制回路は、導電線3, 4において、互いに異なる位置に設けられ、それぞれ、ノーマルモードノイズを抑制する第1のノイズ抑制部10および第2のノイズ抑制部20と、このノイズ抑制部10, 20の間の位置において、一端が導電線3に接続され、他端が導電線4に接続されたキャパシタ34とを備えている。ノイズ抑制部10は、キャパシタ34よりも端子1a, 1bに近い位置に設けられ、ノイズ抑制部20は、キャパシタ34よりも端子2a, 2bに近い位置に設けられている。

【0059】

ノイズ抑制部20は、ノイズ抑制部10と同様に、ノーマルモードノイズを抑制する相殺型ノイズ抑制回路になっている。ノイズ抑制部10, 20の構成は、図6ないし図13に示した相殺型ノイズ抑制回路のいずれでもよい。ノイズ抑制部10, 20の構成は、同じであってもよいし、異なってもよい。図3には、ノイズ抑制部10, 20の構成が、共に図8に示した相殺型ノイズ抑制回路の構成になっている例を示している。

【0060】

すなわち、図3に示したノイズ抑制回路では、ノイズ抑制部20は、導電線3に挿入された巻線25aと、磁芯25cと、磁芯25cを介して巻線25aに結合された巻線25bと、注入信号伝送路29と、キャパシタ26と、インダクタンス素子28とを備えている。巻線25a, 25b、磁芯25c、注入信号伝送路29、キャパシタ26およびインダクタンス素子28は、それぞれ、図8における巻線115a, 115b、磁芯115c、注入信号伝送路119、キャパシタ116およびインダクタンス素子118に対応している。図3に示したノイズ抑制回路におけるノイズ抑制部10の構成は、図1におけるノイズ抑制部10と

同様である。

【0061】

図3に示したノイズ抑制回路では、2つのノイズ抑制部10、20と1つのキャパシタ34とでT型フィルタ回路が構成されている。

【0062】

図4は、本実施の形態に係るノイズ抑制回路の構成の第4の例を示す回路図である。図4に示したノイズ抑制回路は、ノイズ抑制部10、20と、キャパシタ35、36とを備えている。キャパシタ35は、ノイズ抑制部10、20の間の位置において、一端が導電線3に接続され、他端が導電線4に接続されている。キャパシタ36は、ノイズ抑制部20よりも端子2a、2bに近い位置において、一端が導電線3に接続され、他端が導電線4に接続されている。ノイズ抑制部10は、キャパシタ35よりも端子1a、1bに近い位置に設けられ、ノイズ抑制部20は、キャパシタ35とキャパシタ36との間の位置に設けられている。このように、図4に示したノイズ抑制回路では、ノイズ抑制部とキャパシタは交互に配置されている。なお、キャパシタ36は、ノイズ抑制部10よりも端子1a、1bに近い位置に配置してもよい。

【0063】

ノイズ抑制部10、20の構成は、図6ないし図13に示した相殺型ノイズ抑制回路のいずれでもよい。ノイズ抑制部10、20の構成は、同じであってもよいし、異なってもよい。図4には、ノイズ抑制部10、20の構成が、共に図8に示した相殺型ノイズ抑制回路の構成になっている例を示している。すなわち、図4に示したノイズ抑制回路におけるノイズ抑制部10、20の構成は、図3におけるノイズ抑制部10、20と同様である。

【0064】

図4に示したノイズ抑制回路では、2つのノイズ抑制部10、20と2つのキャパシタ35、36とで、 π 型フィルタ回路とT型フィルタ回路とを複合した形のフィルタ回路が構成されている。

【0065】

図1ないし図4に示したような本実施の形態に係るノイズ抑制回路によれば、

相殺型ノイズ抑制回路のみを用いる場合に比べて、広い周波数範囲において高いノーマルモードノイズの減衰特性を得ることができる。このことを、以下のシミュレーションの結果を参照して説明する。

【0066】

このシミュレーションでは、図1ないし図4に示した各ノイズ抑制回路と、図8に示した相殺型ノイズ抑制回路とについて伝送特性を求めた。なお、伝送特性としては、ゲインの周波数特性を求めた。

【0067】

このシミュレーションでは、以下の数値を使用した。巻線15a, 15b, 25a, 25b, 115a, 115bのインダクタンスは、全て30 μ Hとし、インダクタンス素子18, 28, 118のインダクタンスも30 μ Hとした。また、キャパシタ16, 26, 31~36, 116のキャパシタンスは、全て0.1 μ Fとした。

【0068】

上述のシミュレーションによって求めた伝送特性を図14に示す。図14において、符号41で示した線は、図8に示した相殺型ノイズ抑制回路のノーマルモードノイズに対する伝送特性を表している。符号42で示した線は、図1に示したノイズ抑制回路のノーマルモードノイズに対する伝送特性を表している。符号43で示した線は、図2に示したノイズ抑制回路のノーマルモードノイズに対する伝送特性を表している。符号44で示した線は、図3に示したノイズ抑制回路のノーマルモードノイズに対する伝送特性を表している。符号45で示した線は、図4に示したノイズ抑制回路のノーマルモードノイズに対する伝送特性を表している。

【0069】

図14から、図1ないし図4に示した各ノイズ抑制回路によれば、図8に示した相殺型ノイズ抑制回路に比べて、広い周波数範囲において高いノーマルモードノイズの減衰特性を得ることができることが分かる。また、図14から、図1ないし図4に示した各ノイズ抑制回路の中で、ノーマルモードノイズの減衰特性を比較すると、図1に示したノイズ抑制回路よりも図2に示したノイズ抑制回路の

方が高く、図2に示したノイズ抑制回路よりも図3に示したノイズ抑制回路の方が高く、図3に示したノイズ抑制回路よりも図4に示したノイズ抑制回路の方が高いことが分かる。

【0070】

ここで、図1ないし図4に示した各ノイズ抑制回路において、ノイズ抑制部10、20の構成を図12に示した相殺型ノイズ抑制回路の構成とした場合における各ノイズ抑制回路の伝送特性について考える。この場合、図12における巻線115a、115bと巻線121a、121bとのインダクタンスの和を、図8における巻線15a、15bのインダクタンスと等しくし、図12におけるインダクタンス素子118、128のインダクタンスの和を、図8におけるインダクタンス素子118のインダクタンスと等しくすれば、各ノイズ抑制回路の伝送特性は図14において符号42から45で示した特性と同じになる。

【0071】

以上説明したように、本実施の形態によれば、少なくとも1つの相殺型ノイズ抑制回路と少なくとも1つのキャパシタとを用いてノイズ抑制回路を構成することにより、広い周波数範囲において高いノーマルモードノイズの減衰特性を有するノイズ抑制回路を実現することができる。

【0072】

また、本実施の形態に係るノイズ抑制回路は、比較的簡単な構成で、効果的にノーマルモードノイズを抑制することができる。そのため、本実施の形態によれば、ノイズ抑制回路の小型化が可能になる。

【0073】

本実施の形態に係るノイズ抑制回路は、電力変換回路が発生するリップル電圧やノイズを低減する手段や、電力線通信において電力線上のノイズを低減したり、屋内電力線上の通信信号が屋外電力線に漏洩することを防止する手段として利用できる。

【0074】

なお、本発明は上記実施の形態に限定されず、種々の変更が可能である。例えば、ノイズ抑制部10、20として使用する相殺型ノイズ抑制回路は、図6ない

し図 1 3 に示した各相殺型ノイズ抑制回路に対して左右対称な構成の回路であってもよい。また、ノイズ抑制部 1 0, 2 0 として使用する相殺型ノイズ抑制回路は、2 つの検出・注入部と注入信号伝送路とを有する構成であればよく、実施の形態で示した構成以外にも、種々の設計が可能である。

【0 0 7 5】

【発明の効果】

以上説明したように、本発明によれば、広い周波数範囲において高いノーマルモードノイズの減衰特性を有するノーマルモードノイズ抑制回路を実現することができるという効果を奏する。

【図面の簡単な説明】

【図 1】

本発明の一実施の形態に係るノーマルモードノイズ抑制回路の構成の第 1 の例を示す回路図である。

【図 2】

本発明の一実施の形態に係るノーマルモードノイズ抑制回路の構成の第 2 の例を示す回路図である。

【図 3】

本発明の一実施の形態に係るノーマルモードノイズ抑制回路の構成の第 3 の例を示す回路図である。

【図 4】

本発明の一実施の形態に係るノーマルモードノイズ抑制回路の構成の第 4 の例を示す回路図である。

【図 5】

相殺型ノイズ抑制回路の基本構成を示すブロック図である。

【図 6】

相殺型ノイズ抑制回路の具体的な構成の第 1 の例を示す回路図である。

【図 7】

相殺型ノイズ抑制回路の具体的な構成の第 2 の例を示す回路図である。

【図 8】

相殺型ノイズ抑制回路の具体的な構成の第3の例を示す回路図である。

【図9】

相殺型ノイズ抑制回路の具体的な構成の第4の例を示す回路図である。

【図10】

相殺型ノイズ抑制回路の具体的な構成の第5の例を示す回路図である。

【図11】

相殺型ノイズ抑制回路の具体的な構成の第6の例を示す回路図である。

【図12】

相殺型ノイズ抑制回路の具体的な構成の第7の例を示す回路図である。

【図13】

相殺型ノイズ抑制回路の具体的な構成の第8の例を示す回路図である。

【図14】

本発明の一実施の形態に係るノーマルモードノイズ抑制回路の伝送特性の一例を示す特性図である。

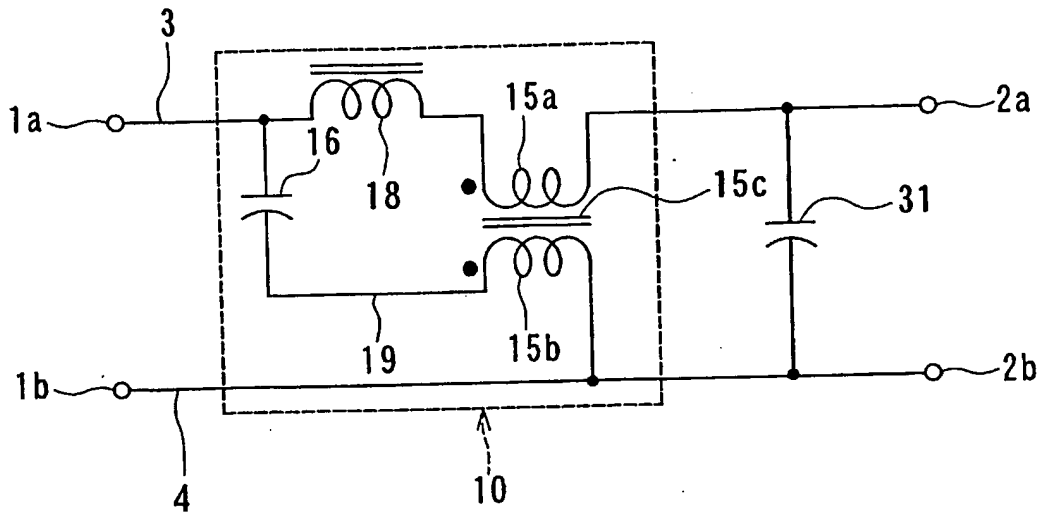
【符号の説明】

3, 4…導電線、10, 20…ノイズ抑制部、15a, 15b, 25a, 25b…巻線、15c, 25c…磁芯、16, 26, 31～36…キャパシタ、18, 28…インダクタンス素子。

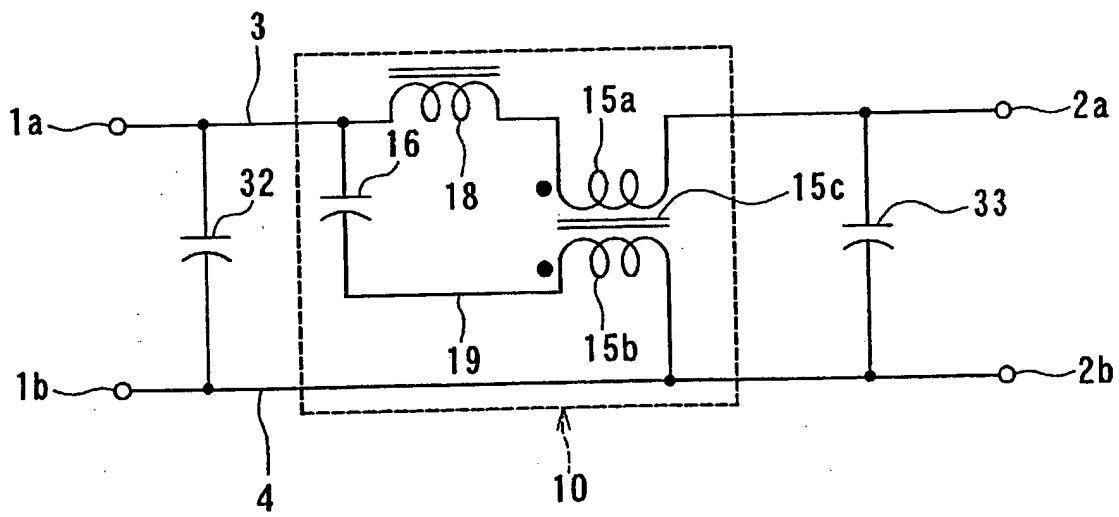
【書類名】

図面

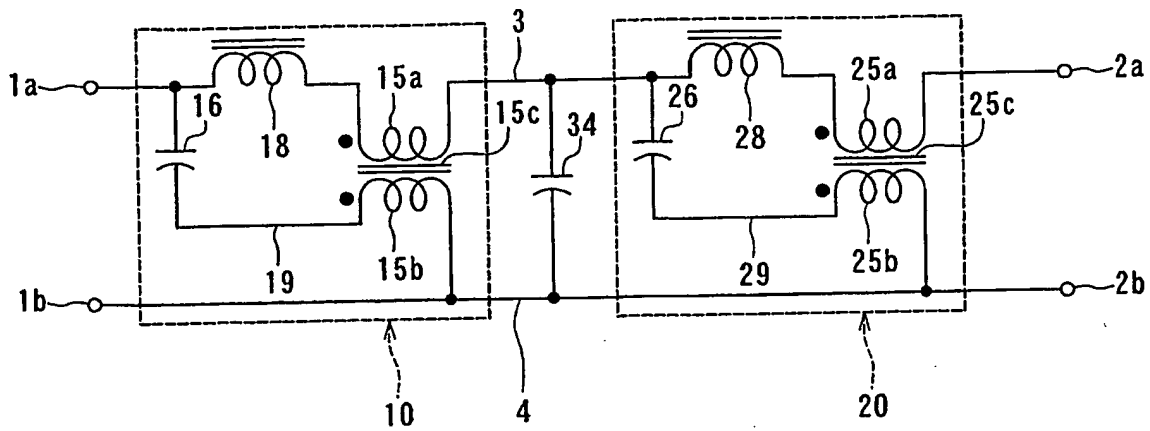
【図 1】



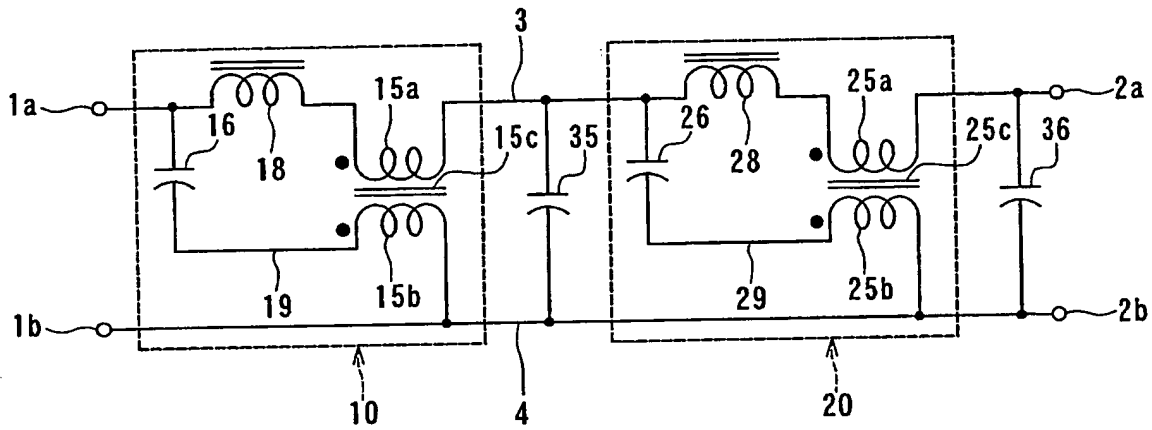
【図 2】



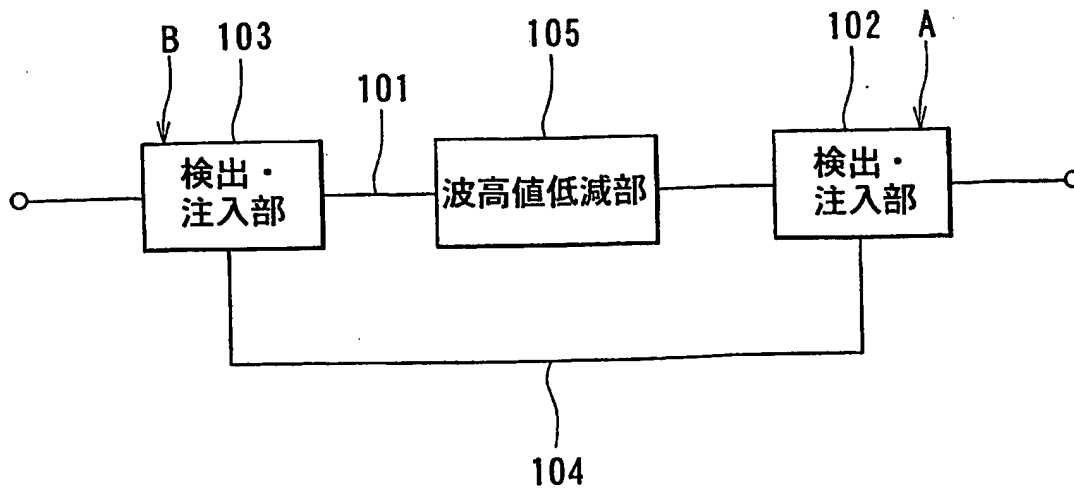
【図 3】



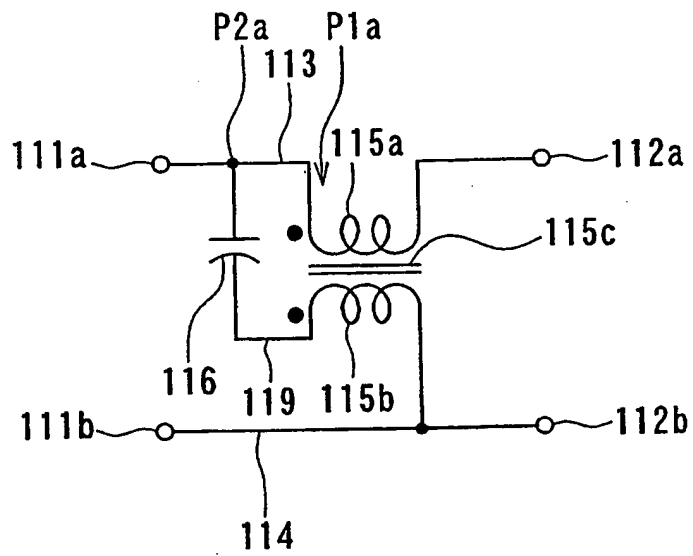
【図 4】



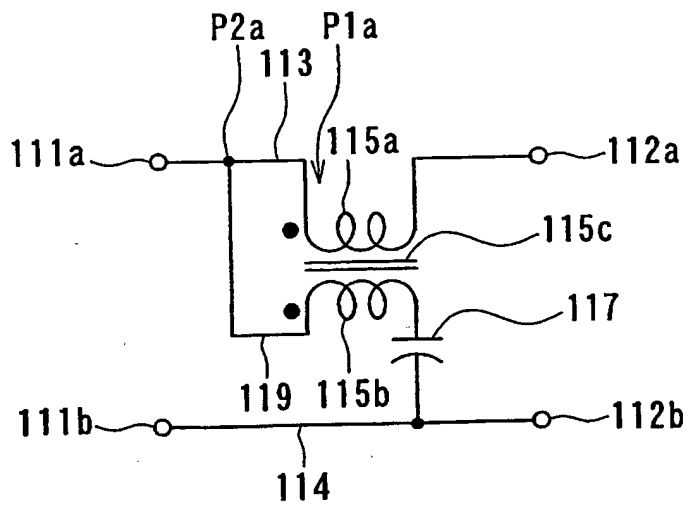
【図 5】



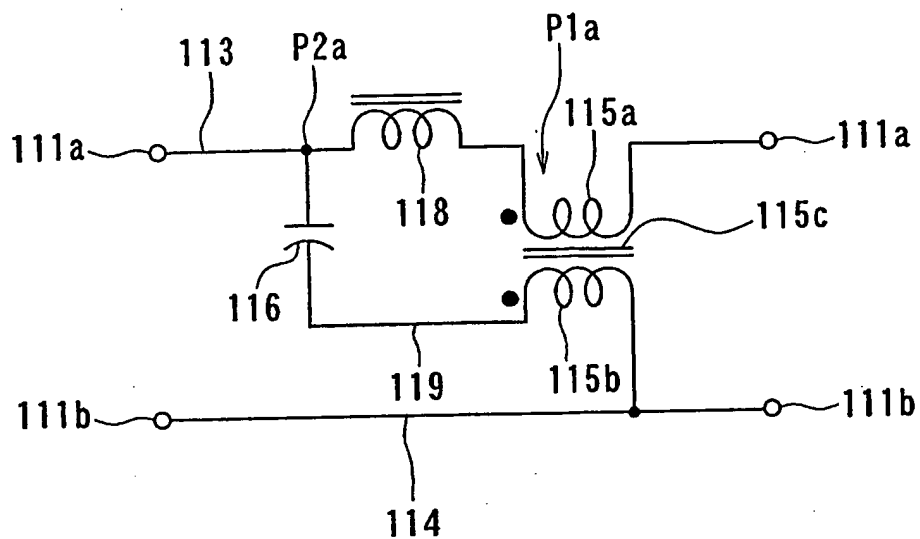
【図6】



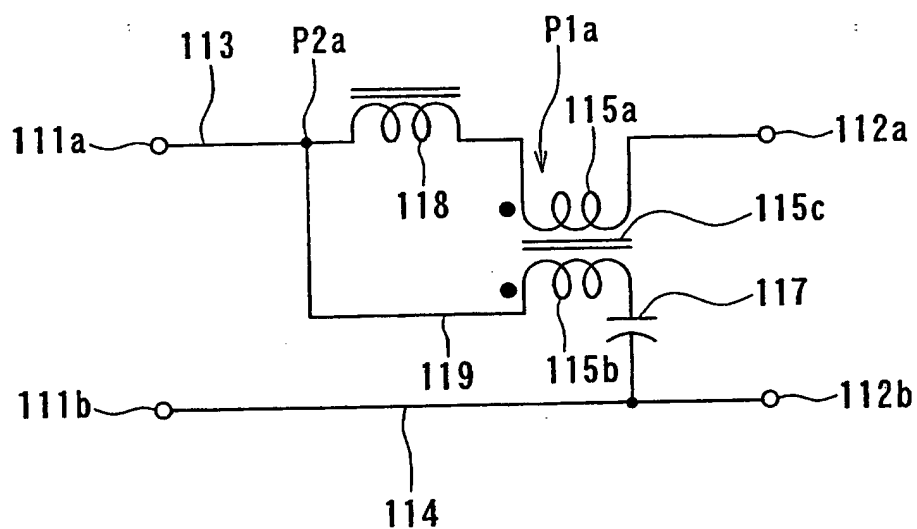
【図7】



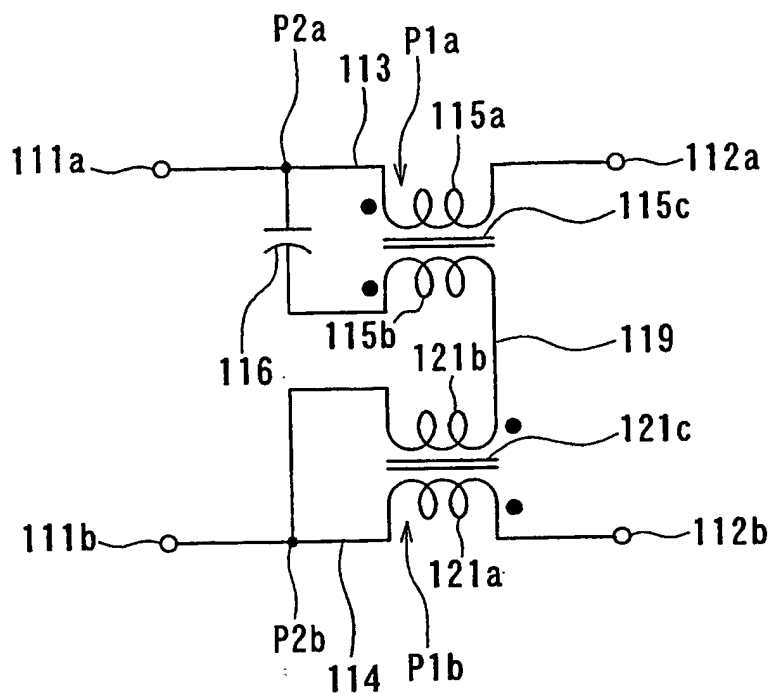
【図 8】



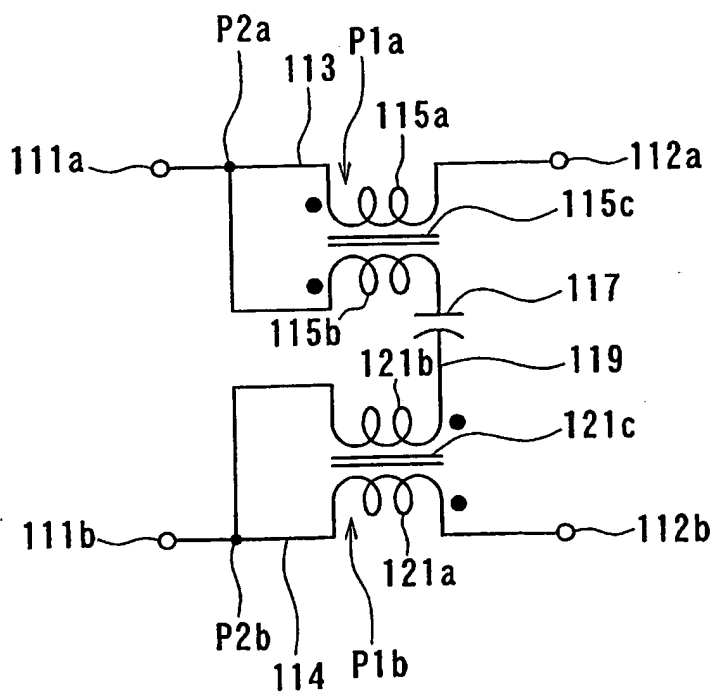
【図 9】



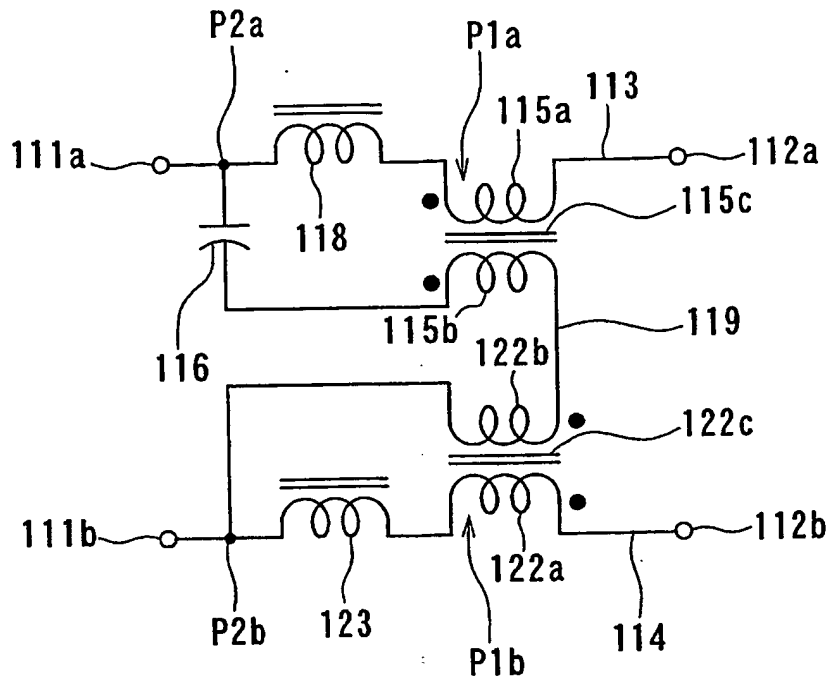
【図10】



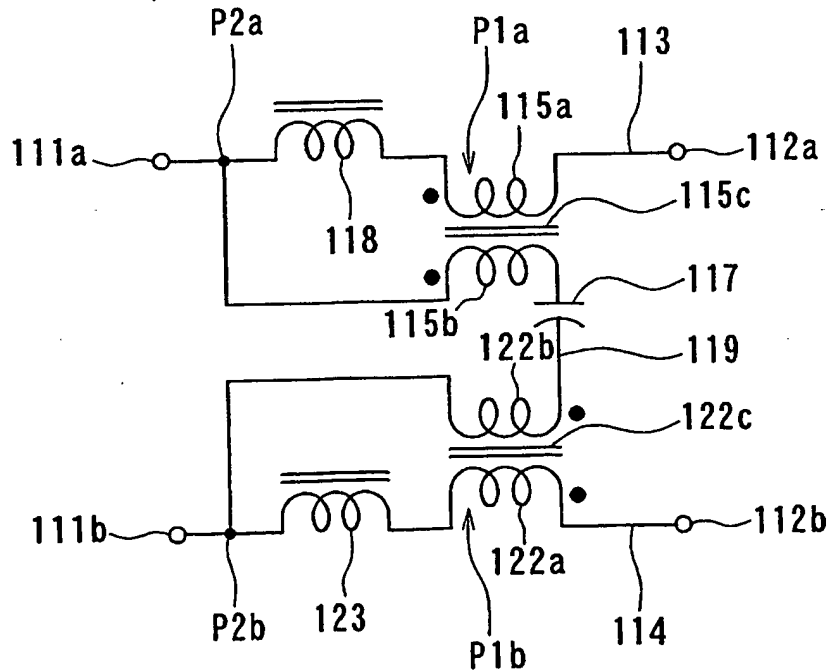
【図11】



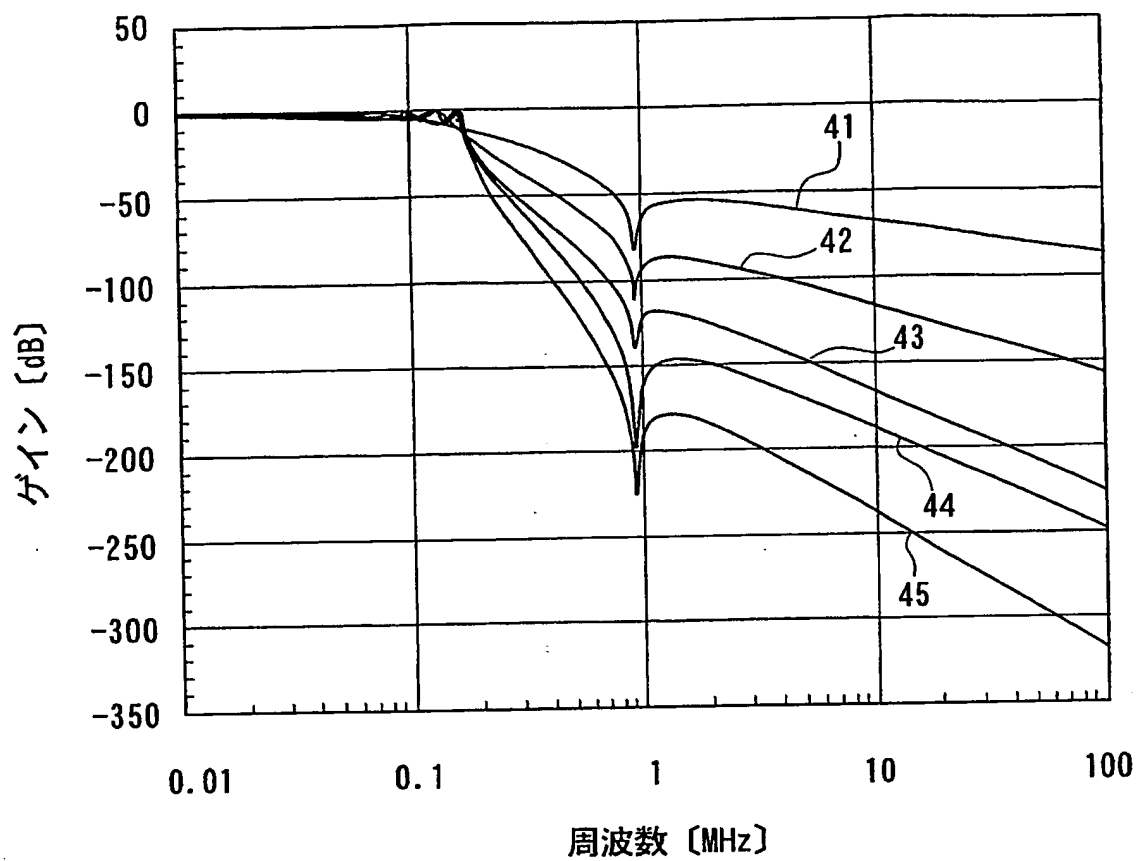
【図 12】



【図 13】



【図14】



【書類名】

要約書

【要約】

【課題】 広い周波数範囲において高いノーマルモードノイズの減衰特性を有するノーマルモードノイズ抑制回路を実現する。

【解決手段】 ノーマルモードノイズ抑制回路は、導電線 3、4 に設けられたノイズ抑制部 10 と、一端が導電線 3 に接続され、他端が導電線 4 に接続されたキャパシタ 31 とを備えている。ノイズ抑制部 10 は、導電線 3 に挿入された巻線 15a と、磁芯 15c を介して巻線 15a に結合された巻線 15b と、注入信号伝送路 19 と、キャパシタ 16 と、インダクタンス素子 18 とを備えている。注入信号伝送路 19 の一端は導電線 3 に接続され、他端は導電線 4 に接続されている。巻線 15b およびキャパシタ 16 は、注入信号伝送路 19 の途中に挿入されている。インダクタンス素子 18 は、注入信号伝送路 19 と導電線 3 との接続点と、巻線 15a との間において、導電線 3 に挿入されている。

【選択図】

図 1

認定・付加情報

特許出願の番号	特願2003-119289
受付番号	50300683163
書類名	特許願
担当官	第七担当上席 0096
作成日	平成15年 4月25日

<認定情報・付加情報>

【提出日】 平成15年 4月24日

次頁無

出証特2004-3036233

特願 2003-119289

出 願 人 履 歴 情 報

識別番号

[000003067]

1. 変更年月日

[変更理由]

住 所

氏 名

1990年 8月30日

新規登録

東京都中央区日本橋1丁目13番1号

ティーディーケイ株式会社

2. 変更年月日

[変更理由]

住 所

氏 名

2003年 6月27日

名称変更

東京都中央区日本橋1丁目13番1号

T D K株式会社